

類 科：電力工程、電子工程、電信工程

科 目：電子學

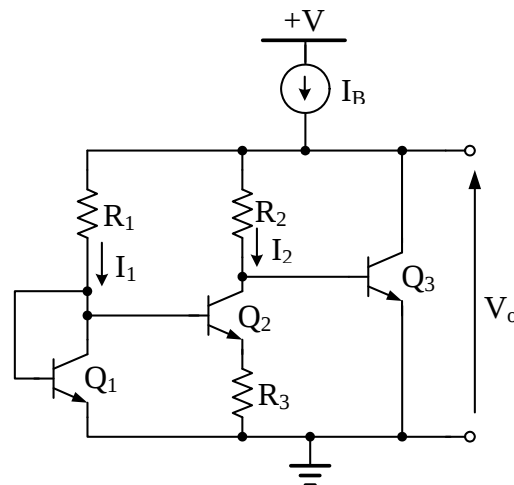
考試時間：2 小時

座號：_____

※注意：(一)可以使用電子計算器，須詳列解答過程。

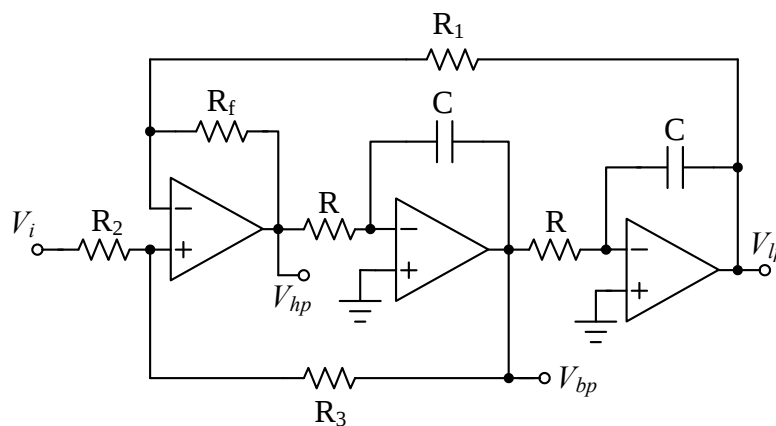
(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

- 一、如圖一所示為一帶隙基準電壓源 (bandgap reference voltage source)。試推導所需的方程式以便證明當 $V_o=1.283\text{ V}$ 時 $\delta V_o/\delta T=0$ 。假設 V_{BE} 溫度係數為 $-2.5\text{ mV}/^\circ\text{C}$ ， Q_3 的集極電流為 $100\text{ }\mu\text{A}$ ，元件的飽和電流為 $I_S=1.2\times 10^{-13}\text{ A}$ ，波茲曼常數 $k=1.38\times 10^{-23}\text{ J/K}$ ，電荷為 $q=1.6\times 10^{-19}\text{ C}$ 。(20 分)



圖一

- 二、如圖二所示為通用型主動濾波器之電路實現。試描述如何設計此主動濾波器及選取其中被動元件值。假設極點頻率 (pole frequency) 為 ω_0 、極點品質因素 (pole quality factor) 為 Q 及此濾波器 V_{hp} 輸出端的高頻增益為 K 。(20 分)



圖二

(請接背面)

26560
26660
26760

類 科：電力工程、電子工程、電信工程
目：電子學



圖三

(一)電壓增益。

(二)說明負載電容值愈大其相位邊界 (phase margin) 愈大。



圖四

(一)試推導其邏輯函數 F。

(二)設計並畫出僅使用 NOR 邏輯閘的電晶體層次 (transistor-level) CMOS 電路來實現此函數。

