

等 別：高考二級
類 科：電子工程
科 目：高等電子電路學（包括類比與數位）
考試時間：2 小時

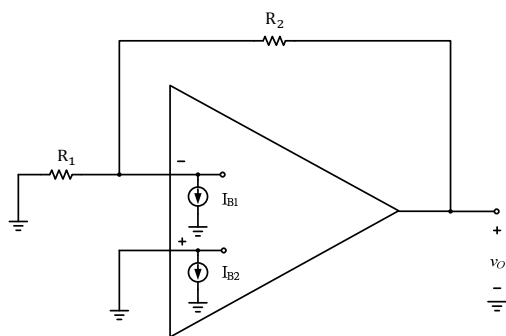
座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

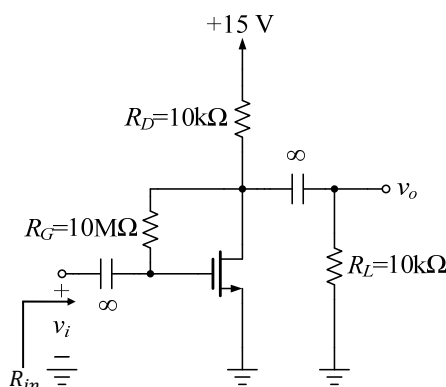
(三)本科目除專門名詞或數理公式外，應使用本國文字作答。

- 一、圖一為由運算放大器構成之反相放大器電路，其中 $R_1=10\text{ K}\Omega$ 、 $R_2=1\text{ M}\Omega$ ，若此運算放大器之輸入偏壓電流（input bias current）為 100 nA ，輸入偏移電流（input offset current）為 10 nA ，試問：（每小題 5 分，共 15 分）
- (一)此電路之輸出直流偏移電壓（output DC offset voltage）大小為何？
- (二)若置放一電阻 R_3 串聯在運算放大器的正端，使得輸出直流偏移電壓可以最小化，請問 R_3 之值為何？
- (三)當此 R_3 置放後，請問新的輸出直流偏移電壓大小為何？



圖一

- 二、圖二為由 MOSFET 構成之共源極放大器電路，其中 MOSFET 之臨界電壓（threshold voltage） $V_t=1.5\text{ V}$ ，製程參數 $kn'(W/L)=\mu_n C_{ox}(W/L)=0.25\text{ mA/V}^2$ ，爾利電壓（Early voltage） $V_A=1/\lambda=50\text{ V}$ ，試計算：（每小題 5 分，共 25 分）
- (一) MOSFET 之轉導（transconductance） g_m
- (二) MOSFET 之輸出電阻 r_o
- (三)小訊號電壓增益 v_o/v_i
- (四)放大器電路之輸入電阻 R_{in}
- (五)可允許之最大輸入訊號大小

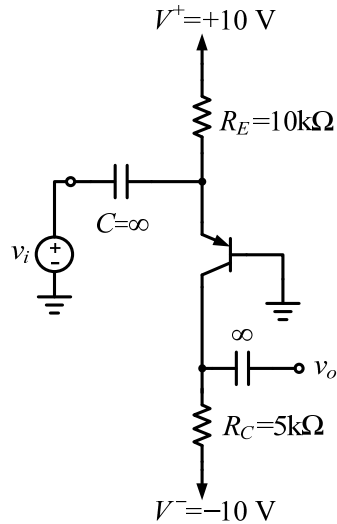


圖二

三、圖三為由 BJT 構成之共基極放大器電路，其中 BJT 之電流增益 $\beta = 100$ ，試計算：（每小題 5 分，共 10 分）

(一) 小訊號電壓增益 v_o/v_i

(二) 若輸入 v_i 為頻率等於 10 kHz，振幅峰對峰值等於 20 mV 的正弦波，請畫出 BJT 集極端之波形。



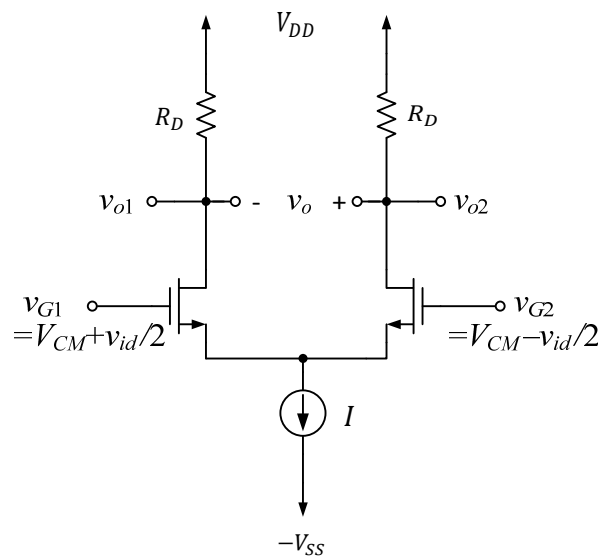
圖三

四、圖四為由 MOSFET 構成之差動放大器電路，其中 $R_D = 40 \text{ k}\Omega$ ，MOSFET 之轉導 g_m 均為 20 mA/V ，MOSFET 之輸出電阻均為 $60 \text{ k}\Omega$ ，試計算：（每小題 5 分，共 15 分）

(一) 差動增益 (differential gain) $A_d = v_o/v_{id}$

(二) 共模增益 (common-mode gain) $A_{cm} = v_o/v_{icm}$

(三) 共模拒斥比 (common-mode rejection ratio, CMRR)



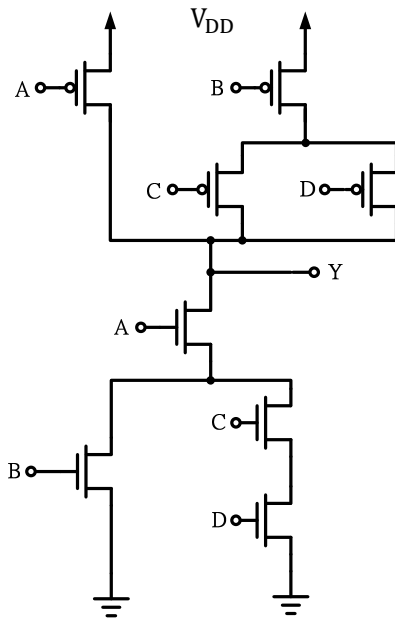
圖四

五、若一放大器其開路轉移函數（open-loop transfer function）之直流電壓增益等於 100 dB，並有三個極點（pole）分別位於 100 kHz、1 MHz、10 MHz 處。（每小題 5 分，共 15 分）

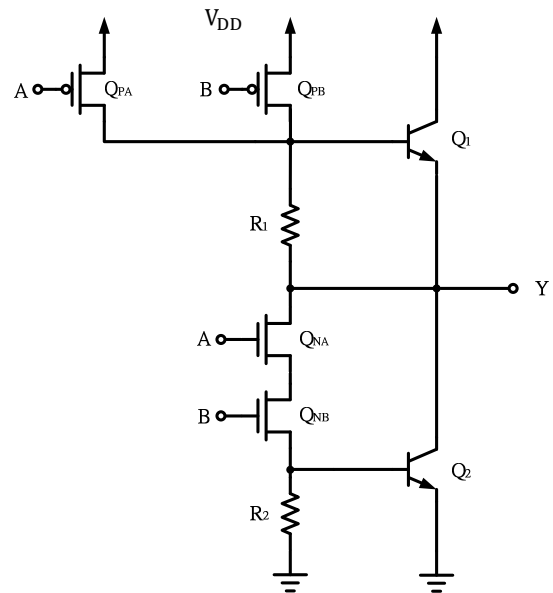
- (一)請分別畫出此放大器之增益及相位的波德圖（Bode plot）。
- (二)若將此放大器接成單位增益回授（unity-gain feedback），請問此單位增益放大器是否穩定，為什麼？
- (三)若此單位增益放大器不穩定，該如何做頻率補償使其穩定？

六、試分別說明：（每小題 10 分，共 20 分）

- (一)圖五數位電路之邏輯布林函數（Boolean function）為何？
- (二)圖六數位電路之邏輯布林函數（Boolean function）為何？



圖五



圖六