

等 別：高考二級
類 科：電子工程
科 目：積體電路技術
考試時間：2 小時

座號：_____

※注意：(一)禁止使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)請以黑色鋼筆或原子筆在申論試卷上作答。

一、在一 CMOS 晶片中，其動態功率消耗 P 與晶片的供電電壓 V 、元件的電容 C 、操作頻率 f 以及元件的數目 n 有關。隨著操作頻率的上升，將使晶片的功率損耗大幅提升。在高密度的系統晶片 (SoC) 中，當功率損耗超過一定限制後將導致晶片溫度升高，進而影響晶片操作性能與可靠性。動態的調整電壓與頻率 (Dynamic Voltage and Frequency Scaling, DVFS) 技術是目前常用的低功率 SoC 晶片設計技術。

(一)試述何謂 DVFS 技術？(5 分)

(二)試說明為什麼 SoC 晶片中常需要使用多種厚度的氧化層？(5 分)

(三)試舉一實例說明如何利用 DVFS 技術可有效的降低晶片的功率損耗？(15 分)

二、積體電路電阻、電容及電感是製作 IC 的關鍵被動組件。

(一)已知一導線的片電阻為 $1 \text{ k}\Omega/\square$ ，試算出在一 $2.5 \times 2.5 \text{ mm}^2$ 晶片上，以 $2 \mu\text{m}$ 的線寬、 $4 \mu\text{m}$ 的間距（即在平行線中心的距離）之該導線所能製造的最大電阻。(15 分)

(二)一個面積為 $4 \mu\text{m}^2$ 的金氧半 (metal-oxide-semiconductor, MOS) 電容中，具有介電層厚度為 $10 \mu\text{m}$ 的 SiO_2 ，試算該 MOS 電容中所儲存的電荷和電子數目是多少？假設其外加電壓為 5 V 。已知 SiO_2 的介電常數 (Dielectric Constant) 為 3.9。(10 分)

三、金氧半場效電晶體 (MOSFET) 為超大型積體電路 (VLSI) 中最主要的元件。對於 MOSFET 技術，試回答下述的問題：(每小題 5 分，共 25 分)

(一)為何在 NMOS 製程中，會偏好使用 $\langle 100 \rangle$ 晶向的晶圓？

(二)若用於 NMOS 元件的場氧化層太薄的話，將會有何缺點？

(三)複晶矽閘極用於閘極長度小於 $3 \mu\text{m}$ 時，會有何問題產生？

(四)如何得到自我對準的閘極？其優點為何？

(五)P 型玻璃 (P-glass) 的用途為何？

等 別：高考二級
類 科：電子工程
科 目：積體電路技術

四、對於半導體製程技術，試回答下述的問題：

- (一)平面技術目前已廣泛運用在積體電路製作中，其步驟包括：金屬鍍膜、光學微影、蝕刻、氧化以及離子植入等。對於上述之五個基本製程技術，試敘述一製作 $p-n$ 接面 (junction) 的正確順序。(5 分)
- (二)已知矽分子量是 28.9 g/mole ，密度為 2.33 g/cm^3 ；二氧化矽 (SiO_2) 的分子量是 60.08 g/mole ，密度為 2.21 g/cm^3 。試說明為何一經熱氧化方式成長厚度為 x 的二氧化矽層，需消耗厚度為 $0.44x$ 的矽。(10 分)
- (三)微影是將光罩上的幾何形狀圖案轉換於覆蓋在半導體晶圓上之光阻 (Photoresist) 的一個步驟。但是，當灰塵粒子黏附於光罩表面時，將造成元件的缺陷而使電路發生故障。下圖顯示一光罩上的三個灰塵粒子，試描述圖中三個灰塵粒子對光罩圖案不同方式的妨礙將造成何種影響？為什麼？(10 分)

