

115年公務人員高等考試三級考試試題

類 科：電子工程
科 目：半導體工程
考試時間：2 小時

座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)本科目除專門名詞或數理公式外，應使用本國文字作答。

一、在室溫 300 K 時，摻雜雜質完全解離的情況下，若在某矽半導體試片中僅摻雜濃度等於 N_D 的施體。請回答以下子題：

- (一)若此試片中的電子濃度與電洞濃度分別以 n 與 p 表示，以及本質載子濃度以 n_i 表示。請用數學式子分別表示此矽半導體之電中性 (charge neutrality) 與質量作用定律 (mass-action law)，並說明其意義？(10 分)
- (二)如果此試片中的電洞濃度等於 $5 \times 10^3 \text{ cm}^{-3}$ 、 $5 \times 10^9 \text{ cm}^{-3}$ 或 $1.5 \times 10^{10} \text{ cm}^{-3}$ ，試計算摻雜濃度 N_D 分別等於多少？已知電子電荷 $q = 1.6 \times 10^{-19} \text{ C}$ 與本質載子濃度 $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ 。(15 分)

二、在室溫 300 K 時，電子的擴散係數 $D_n = 35 \text{ cm}^2/\text{s}$ 與遷移率 $\mu_n = 1350 \text{ cm}^2/\text{V}\cdot\text{s}$ 。考慮某 n 型矽半導體在 $x \geq 0$ 處的電子濃度分布可表示為 $n(x) = 5 \times 10^{15} e^{-x/L_n} \text{ cm}^{-3}$ ，其中 $L_n = 2 \times 10^{-3} \text{ cm}$ 。另外，在此半導體還存在一個 $+x$ 方向的固定電場 $E = 150 \text{ V/cm}$ 。已知電子電荷 $q = 1.6 \times 10^{-19} \text{ C}$ ；波茲曼常數 $k = 8.62 \times 10^{-5} \text{ eV/K}$ ；本質載子濃度 $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ 。請回答以下子題：

- (一)寫出愛因斯坦關係式 (Einstein relation)，及說明此關係式之物理意義？(5 分)
- (二)計算在 $x = 0$ 處電子的漂移電流密度 (drift current density) 大小？(10 分)
- (三)計算在 $x = 0$ 處電子的擴散電流密度 (diffusion current density) 大小？(10 分)

- 三、溫度等於300 K時，考慮一個矽的 pn 陡接面二極體，其 p 型區的摻雜濃度 $N_A = 10^{17} \text{ cm}^{-3}$ ，與 n 型區的摻雜濃度 $N_D = 10^{16} \text{ cm}^{-3}$ 。已知電子電荷 $q = 1.6 \times 10^{-19} \text{ C}$ ；熱電壓 $kT/q = 0.026 \text{ V}$ ；本質載子濃度 $n_i = 1.5 \times 10^{10} \text{ cm}^{-3}$ ； $\epsilon_0 = 8.854 \times 10^{-14} \text{ F/cm}$ ； $\epsilon_{\text{SiO}_2} = 3.9\epsilon_0$ ； $\epsilon_{\text{Si}} = 11.7\epsilon_0$ 。請回答以下兩子題：
- (一)無外加偏壓時，計算此 pn 二極體之內建電位、空乏區寬度與最大內建電場？(15 分)
 - (二)逆向偏壓1 V時，計算此 pn 二極體之電子能障與接面電容？(10 分)
- 四、現代半導體的先進 CMOS 製程技術中會有許多道離子佈植步驟，請回答以下與離子佈植製程相關之兩子題：
- (一)說明通道效應 (channeling effect) 的成因以及通道效應對離子佈植製程的影響，並指出一種製程上可改善的方法。(10 分)
 - (二)請就一 n 型 MOSFET 元件中的 LDD (lightly doped drain)、halo 與 APT (anti-punch through) 等三項離子佈植步驟，說明其主要目的與植入雜質型式 (n 型、 p 型或均可)。(15 分)