

等 別：三等考試
類 科：電子工程
科 目：半導體工程
考試時間：2 小時

座號：_____

※注意：(一)禁止使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

- 一、(一)對一室溫下低摻雜的 n 型半導體，假如溫度升高，請說明它的費米能階 (Fermi Level) 是偏近導帶還是偏離導帶？請說明原因。(10 分)
(二)請寫出 pn 二極體中的接面定律 (Law of the Junction) 方程式，並說明其物理意義。(10 分)
- 二、(一)關於 npn 雙極性電晶體，若基極 (Base) 區使用漸進式 (Graded) 濃度的結構，請說明它可以提供的優點。(10 分)
(二)高電子遷移率電晶體 (High-Electron-Mobility Transistor, HEMT) 為常用於高頻通訊的元件之一，因為這種元件具有可以在低溫時降低雜質散射 (Impurity Scattering) 效應而提升二維電子雲 (Two-Dimension Electron Gas, 2DEG) 的電子遷移率之優點；但在室溫或較高溫度時仍然會受到晶格散射 (Lattice Scattering) 的影響，能提升電子遷移率的效應有限。然而，我們都是在室溫使用這種元件於通訊裝置，請說明高電子遷移率電晶體在室溫可以提供的優點。(10 分)
- 三、(一)為什麼在金氧半場效電晶體 (MOSFET) 的通道所計算的載子遷移率和一般半導體材料 (semiconductor material) 量測的載子遷移率是不同的？請說明原因。(10 分)
(二)請說明什麼是鰭式場效電晶體 (Fin Field-Effect Transistor, FinFET)，它有什麼優點？(10 分)
- 四、(一)請分別繪出由擴散與離子佈植所形成的摻雜濃度對深度的分布圖，並說明它們之間的差異。(10 分)
(二)以熱氧化法成長的二氧化矽 (SiO_2) 薄膜，起初成長的二氧化矽薄膜厚度與時間成線性關係，隨著時間增長，二氧化矽薄膜厚度與時間的開根號成正比。請說明這兩者的物理機制，這兩種機制分界處的二氧化矽薄膜厚度約為多少？(10 分)
(三)請比較使用銅優於鋁作為導線製程技術的原因，至少列出三項。(10 分)
(四)請列出乾式蝕刻優於濕式蝕刻的優點，至少列出四項。(10 分)