

等 別：二級考試
類 科：電子工程
科 目：積體電路技術
考試時間：2 小時

座號：_____

※注意：(一)禁止使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

- 一、依據下列的因素：訊號的處理、製程的需求、佈局的考量、設計的方法等，列表說明數位積體電路與類比積體電路設計的不同。(20 分)
- 二、以半導體製造廠之污染控制考量：
 - (一)解釋靜電放電(ESD)。(5 分)
 - (二)列表與說明三種 ESD 的控制方法。(15 分)
- 三、在一 P 型矽基板上，如以一 2P2M N-well (N-井) CMOS 製程為例，完成以下元件之相關問題：
 - (一)如擬完成一 N-井層電阻，試繪出此電阻的剖面圖。(5 分)
 - (二)如擬完成上述電阻之製作，考量到金屬層(M1)的連線，至少需要幾道光罩(mask)？請按合理的製程先後次序，依序寫下這些光罩層的名稱與其使用目的。(15 分)
- 四、在 MOS 積體電路製程中，以 P 型矽基板製作 NMOS 電晶體為例：
 - (一)試繪出此電晶體具有 LDD 結構的剖面圖，並說明使用此結構的理由。(10 分)
 - (二)為了完成此 LDD 結構的製作，請說明其製作流程的重點。(10 分)
- 五、在低功率的電路應用，MOS 元件會工作在弱反轉區(Weak inversion)或次臨界區(Sub-threshold region)，說明 MOS 元件在次臨界區工作的特點。(20 分)