

等 級：薦任

類科(別)：電力工程、電子工程

科 目：電子學

考試時間：2 小時

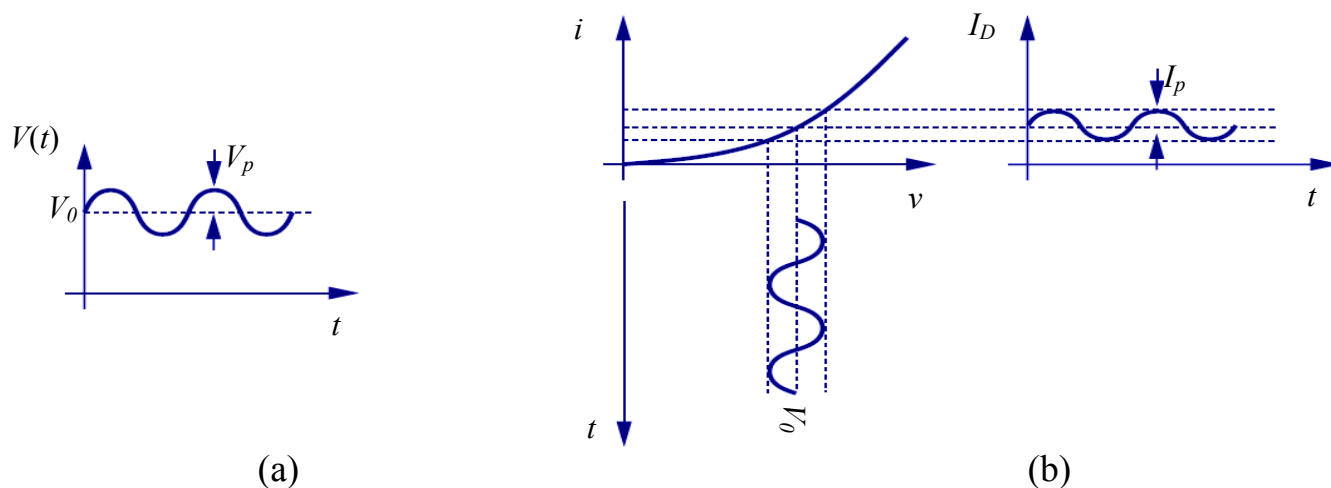
座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

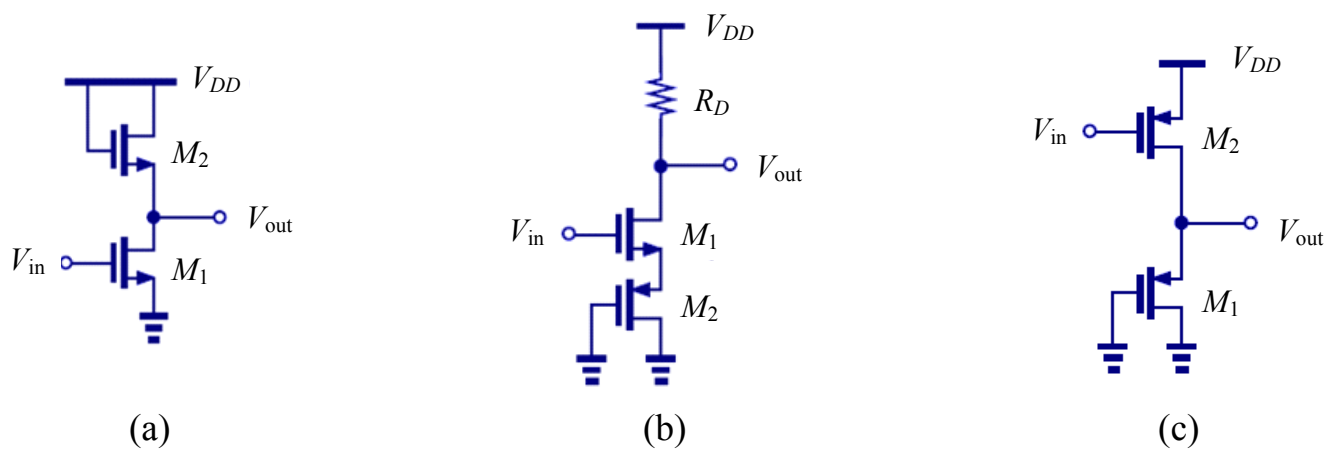
(三)本科目得以本國文字或英文作答。

一、圖一(a)為一個小訊號的弦波 (V_p) 偏壓在一個直流電壓 (V_0)，其數學式為 $V(t) = V_0 + V_p \cos \omega t$ 。將此訊號跨接到二極體的順向偏壓，如圖一(b)表示，在順向偏壓條件下，此二極體的電壓 (v) 及電流 (i) 的關係為： $i = I_S e^{v/V_T}$ 。假設小訊號條件成立： $V_p \ll V_T$ ，試求出此二極體的輸出電流 (I_D)。(答案請用 V_p 、 V_T 、 V_0 、 I_S 、 ω 表示)(20 分)



圖一

二、請求圖二(a)(b)(c)的小訊號電壓增益 (V_{out}/V_{in})，電晶體 M_1 及 M_2 的轉導為 g_{m1} 及 g_{m2} ，(注意箭頭方向：NMOS 或 PMOS)。圖二(a)及(b)的輸出電阻 r_o 忽略不計，圖二(c)的輸出電阻 r_{o1} 及 r_{o2} 必須考慮在答案中。(20 分)



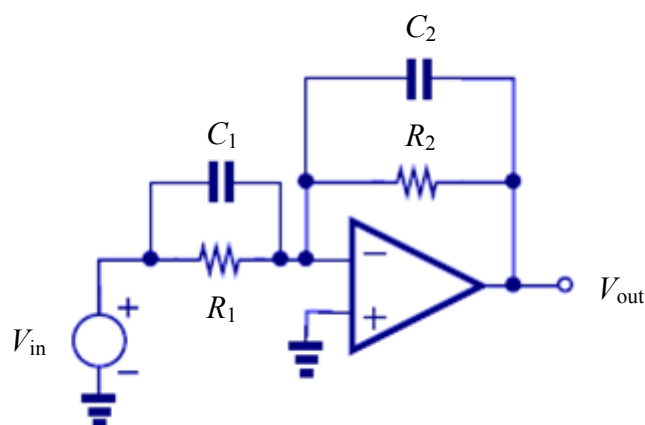
圖二

等 級：薦任

類科(別)：電力工程、電子工程

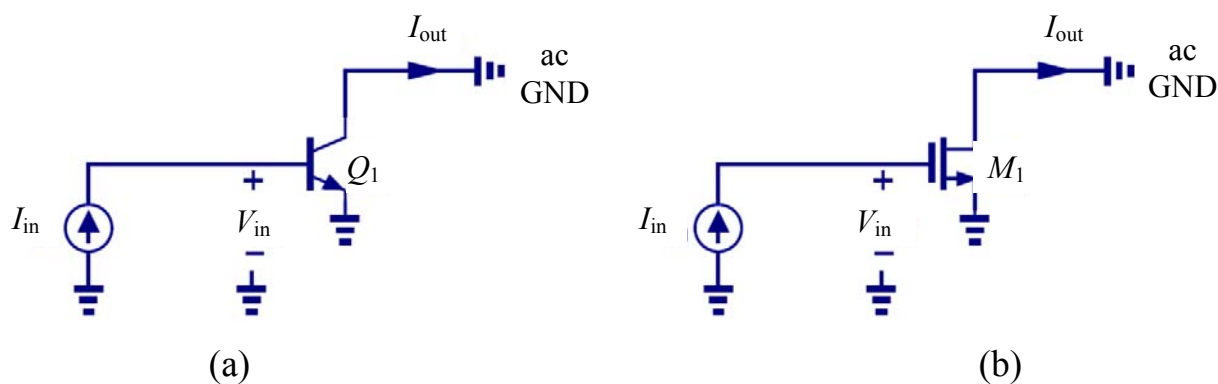
科 目：電子學

三、請求圖三電路的電壓增益 (V_{out}/V_{in})，假設運算放大器為理想元件。接著，請依下列兩種情況：(一) $R_1C_1 > R_2C_2$ ，(二) $R_1C_1 < R_2C_2$ 分別畫出電壓增益的大小對頻率關係圖，兩圖中皆必須標示增益的數值及轉折的頻率點。(20 分)



圖三

四、通常衡量一個製程技術的先進與否，採用電晶體的截止頻率 (f_T) 來評價。當小訊號的電流增益為 1 時的頻率即為截止頻率。如圖四(a)、(b)分別表示為 BJT 及 MOS 電晶體於計算電流增益的電路圖。請計算 MOS 及 BJT 電晶體的截止頻率 (f_T)。(20 分)
{ BJT 電晶體小訊號參數： g_m 、 r_π 、 C_π ，忽略 C_μ ；MOS 電晶體小訊號參數： g_m 、 C_{gs} ，忽略 C_{gd} }



圖四

五、在記憶體的晶片中，大部分採用 NOR 及 NAND 的邏輯閘。請設計有三個輸入端 (A 、 B 、 C) 及一個輸出端 (Y) 的 NOR 及 NAND 的邏輯閘。這兩個邏輯閘採用 CMOS 製程技術，請畫出用電晶體製作的電路圖 (必須包括 NMOS 及 PMOS)，答案必須清楚標示輸入及輸出的位置於電路圖中。此外，因為記憶體是採用相同的製程，所以通道長度相同 ($L_N = L_P$)，為了讓邏輯閘有相同的上升及下降的時間，必須設計不同的通道寬度，請標示 NMOS 及 PMOS 的通道寬度 (W_N 及 W_P) 相對比例關係於 NOR 及 NAND 的邏輯閘，假設電子及電洞的遷移率為 $\mu_n = 2\mu_p$ 。(20 分)