

等 別：四等考試

類 科：電力工程、電子工程、電信工程

科 目：電子學概要

考試時間：1 小時 30 分

座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

(三)本科目除專門名詞或數理公式外，應使用本國文字作答。

一、下圖電路利用三個相同特性的二極體 (Diode) 所組成的電路，其中二極體具有飽和電流 (saturation current) $I_S = 10^{-14} \text{ A}$ 。(二極體電流 $I_D = I_S e^{V_D/V_T}$ ，其中 V_D 為其電壓和 $V_T = 25 \text{ mV}$ 。)

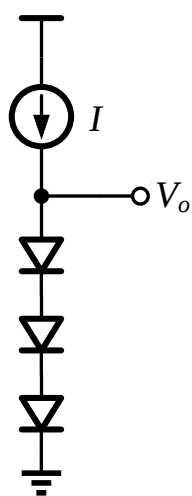
(一)如圖 1(a)，若輸出電壓 $V_o = 2 \text{ V}$ ，求出電流 I 的值為何？(10 分)(二)如圖 1(b)，其中 $R = 10 \text{ k}\Omega$ ，則輸出電壓 V_o 的值為何？(10 分)

圖 1(a)

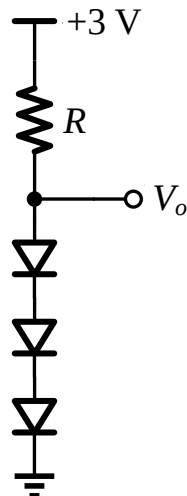
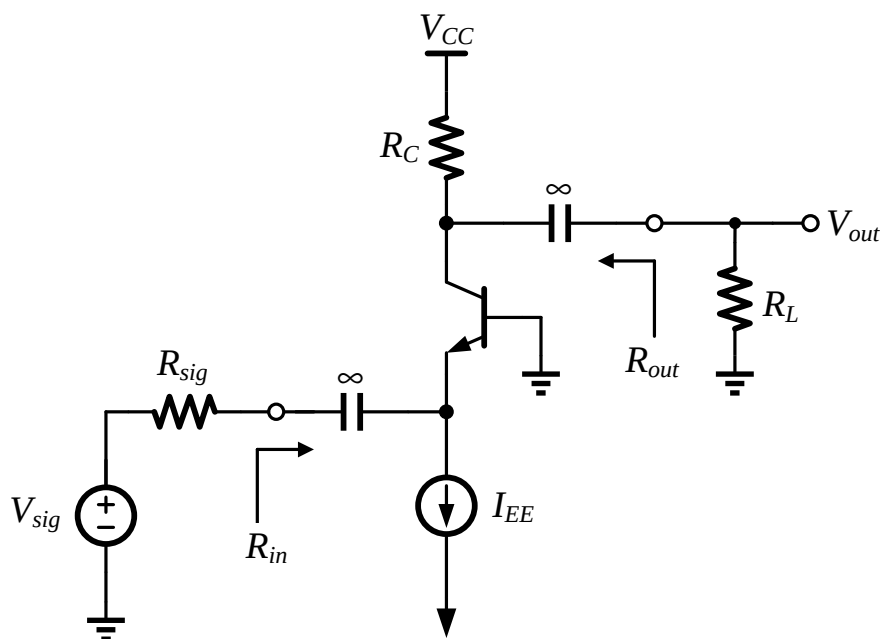


圖 1(b)

二、對於下圖放大器電路，其中所使用 BJT 電晶體的特性為 $\beta = 100$ 、 $V_T = 25 \text{ mV}$ 和 $V_{BE(ON)} = 0.7 \text{ V}$ 以及 $V_{CC} = 5 \text{ V}$ 、 $I_{EE} = 0.5 \text{ mA}$ 、 $R_{sig} = 50 \Omega$ 、 $R_C = 12 \text{ k}\Omega$ 和 $R_L = 12 \text{ k}\Omega$ 。

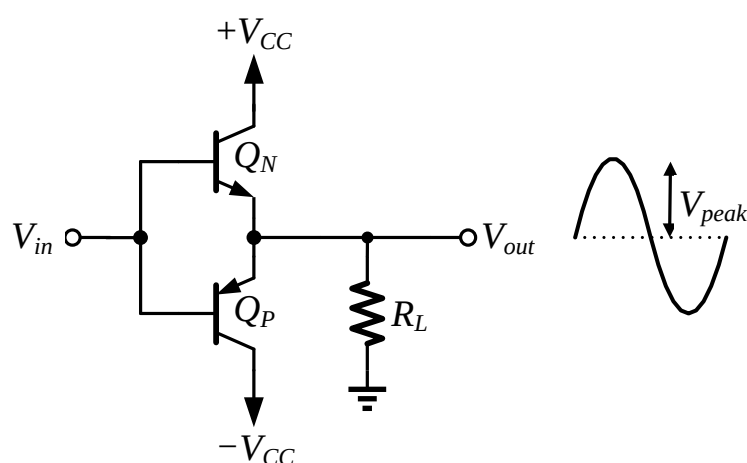
(一)計算輸入電阻 R_{in} 及輸出電阻 R_{out} 。(10 分)(二)計算整體電壓增益 V_{out}/V_{sig} 。(10 分)

(請接背面)

等 別：四等考試
類 科：電力工程、電子工程、電信工程
科 目：電子學概要

三、下圖為 Class B 輸出級電路（假設電晶體 $\beta_N = \beta_P$ ），其中電源 $V_{CC} = 5\text{ V}$ 和負載 $R_L = 4\ \Omega$ 。

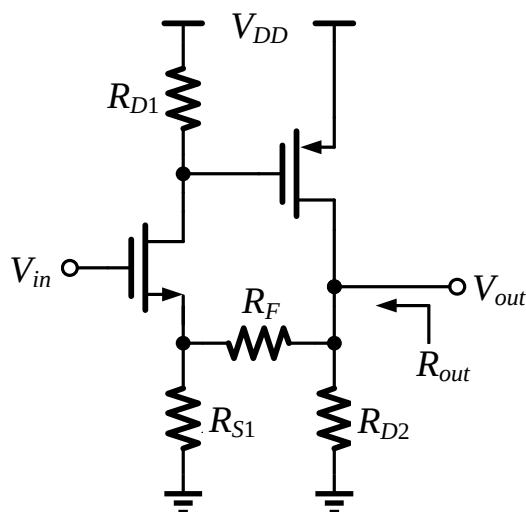
- (一)假使輸出為正弦波，峰值 $V_{peak} = 3.5\text{ V}$ ，計算輸出負載功率（ P_L ）、電源所提供的平均功率（ P_S ）、以及功率轉換效率（Power-conversion efficiency）。（10 分）
- (二)當輸出大小改變，此輸出級電路的平均功耗為 $P_D = P_S - P_L$ ；請問電路最大平均功耗 P_{Dmax} 為何？此時功率轉換效率為何？（10 分）



四、下圖迴授（feedback）電路，忽略電晶體的通道調變效應（channel-length modulation effect），所有電晶體的轉導（transconductance）都為 g_m ，以及四個電阻 R_{D1} 、 R_{S1} 、 R_{D2} 和 R_F 。

- (一)請說明開迴路（open loop）電路分析。（10 分）
- (二)求出此電路的小訊號增益 $A_v = V_{out} / V_{in}$ 。（5 分）
- (三)求出此電路的輸出電阻 R_{out} 。（5 分）

（以上答案，以 g_m 、 R_{D1} 、 R_{S1} 、 R_{D2} 和 R_F 表示。）



五、在 CMOS 半導體製程中，請用電晶體 PMOS 和 NMOS 來設計一個三輸入的反或閘（NOR）邏輯電路；並說明對於此邏輯電路的 NMOS 和 PMOS 尺寸（ W/L ）的設計考量。（20 分）

（注意：PMOS 電路和 NMOS 電路採用對偶方式設計）