

等 別：高等考試
類 科：電子工程技師
科 目：電子學
考試時間：2 小時

座號：_____

※注意：(一)可以使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

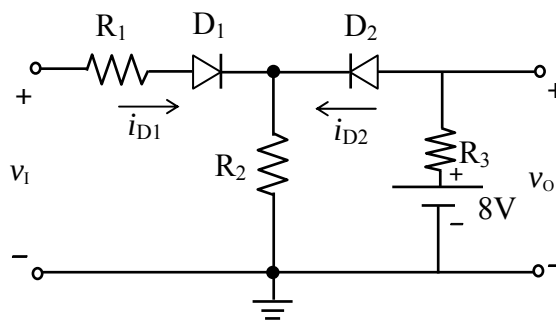
一、如圖一的二極體電路，設二極體均為理想二極體。 $R_1 = R_2 = R_3 = 4\text{ k}\Omega$ ，求：（每小題 5 分，共 20 分）

(一)當 $v_I = 1\text{ V}$ 時之 i_{D1} 、 i_{D2} 及 v_O 之值；並說明二極體 D_1 、 D_2 的導通狀態。

(二)當 $v_I = 5\text{ V}$ 時，重解(一)。

(三)當 $v_I = 20\text{ V}$ 時，重解(一)。

(四)繪出此電路之 v_O 對 v_I 的電壓轉換特性（voltage-transfer-characteristic, VTC）圖。並標示各斷點的 v_I 、 v_O 值。



圖一

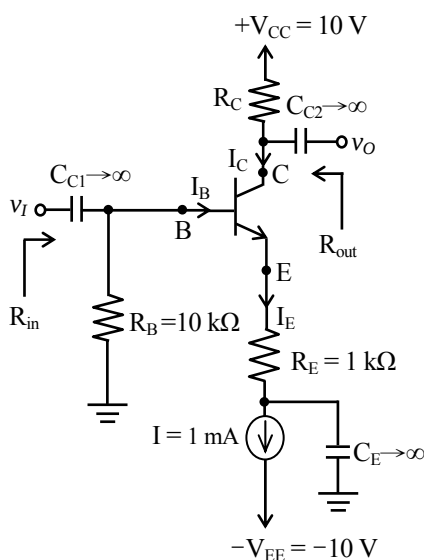
二、如圖二電路，電晶體之 $\beta = 100$ 、 $V_{BE(on)} = 0.7\text{ V}$ 、 $V_{BC(on)} = 0.5\text{ V}$ 、厄列電壓（Early voltage） $V_A \rightarrow \infty$ ，又熱電壓 $V_T = 25\text{ mV}$ 、 $R_B = 10\text{ k}\Omega$ 、 $R_E = 1\text{ k}\Omega$ ；當 $R_C = 5\text{ k}\Omega$ 時，

(一)試就直流分量部份分析此電路，求 I_E 、 I_B 、 V_B 、 V_E 、 I_C 、 V_C 之值。（6 分）

(二)求此電晶體之小訊號參數 g_m 、 r_e 、 r_π 之值。（6 分）

(三)求此電路之輸入電阻 R_{in} 及輸出電阻 R_{out} 之值。（4 分）

(四)若要使該電晶體維持在主動模式（active-mode），則 R_C 的最大值應為多少？（4 分）



圖二

（請接第二頁）

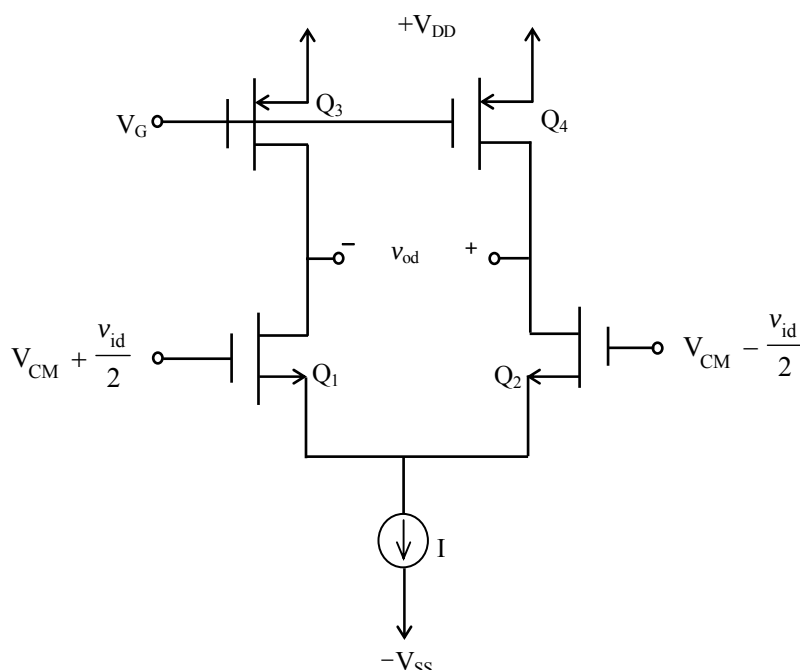
等 別：高等考試
類 科：電子工程技師
科 目：電子學

三、如圖三為以 PMOS 電晶體為電流源負載的 MOS 差動放大器，設 $Q_1 = Q_2$ ， $Q_3 = Q_4$ ，且均工作於飽和模式（saturation-mode）。

(一)求此電路的差動電壓增益 $A_d \equiv v_{od}/v_{id}$ 的式子，以 g_{m1} 、 r_{o1} 、 r_{o3} 表示。（5 分）

(二)若 Q_1 、 Q_2 的 $\mu_n C_{ox}(W/L) = 2 \text{ mA/V}^2$ 、 $V_{tn} = 0.5 \text{ V}$ 、厄列電壓（Early voltage） $V_{A1} = V_{A2} = 20 \text{ V}$ ； Q_3 、 Q_4 的厄列電壓 $|V_{A3}| = |V_{A4}| = 30 \text{ V}$ ；定電流源（constant current source） $I = 2 \text{ mA}$ ，求 g_{m1} 、 r_{o1} 、 r_{o3} 之值，並進而求 A_d 之值。（10 分）

(三)試說明此差動電壓增益 A_d 與定電流源 I 兩者間的關係。（5 分）



圖三

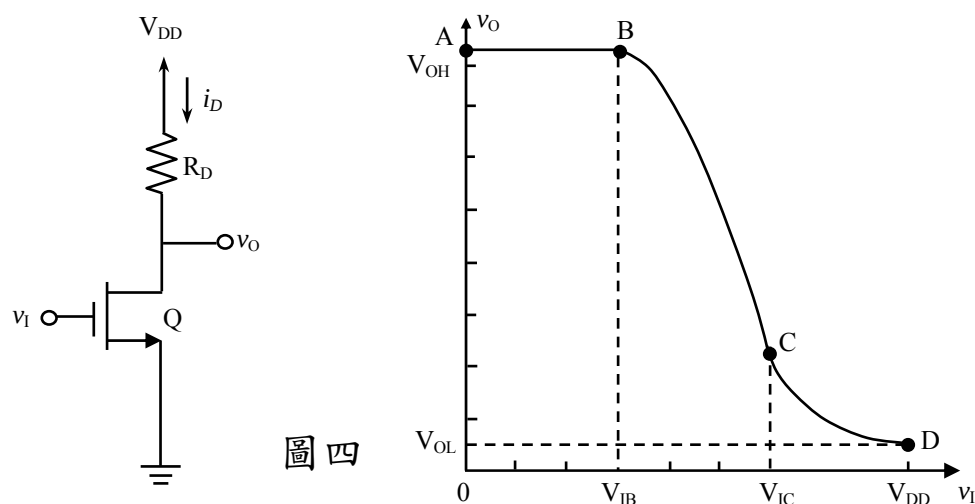
四、如圖四所示為一邏輯反相器（logic inverter）電路及其電壓轉換特性（VTC）。B 點為 MOS 電晶體工作在截止（cut-off）區與飽和（saturation）區的交界點，C 點為飽和區與三極管（triode）區的交界點。電晶體在飽和區及三極管區之 i_D 式分別為

$$i_D = \frac{1}{2} k_n (v_I - V_t)^2 \text{ 及 } i_D = k_n \left[(v_I - V_t)v_o - \frac{1}{2} v_o^2 \right], \text{ 在此不計通道調變效應。若知}$$

$k_n = 1 \text{ mA/V}^2$ 、 $V_t = 0.5 \text{ V}$ ，且 $V_{DD} = 2.5 \text{ V}$ 、 $R_D = 10 \text{ k}\Omega$ 。求：

(一) V_{IB} 及 V_{OH} 的值。（8 分）(二) V_{IC} 的值（以伏特為單位，計算至小數點後三位數，第四位數採四捨五入法進入第三位數）。（6 分）(三) V_{OL} 的值（以伏特為單位，計算至小數點後三位數，第四位數採四捨五入法進入第三位數）。（6 分）

[在 D 點之 $V_{OL} \ll 2(V_{DD} - V_t)$ ，故可將 i_D 式簡化為 $i_D \approx k_n(v_I - V_t)v_o$]



圖四

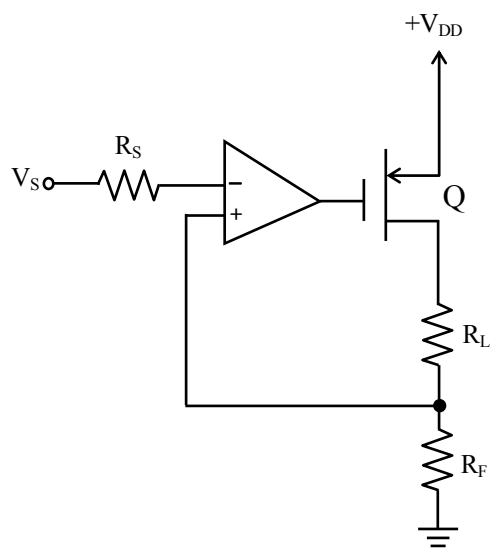
（請接第三頁）

等 別：高等考試
類 科：電子工程技師
科 目：電子學

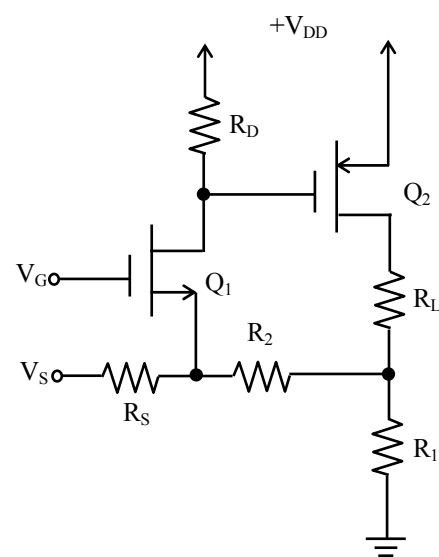
五、如圖五之四個回授放大器電路：

(一)指出那個電路是串聯-串聯回授 (series-series feedback)？那個是串聯-並聯回授 (series-shunt feedback)？那個是並聯-串聯回授 (shunt-series feedback)？那個是並聯-並聯回授 (shunt-shunt feedback)？又在電路分析時，那個電路的戴維寧電壓訊號源宜轉換為諾頓電流訊號源，以方便電路分析？(12 分)

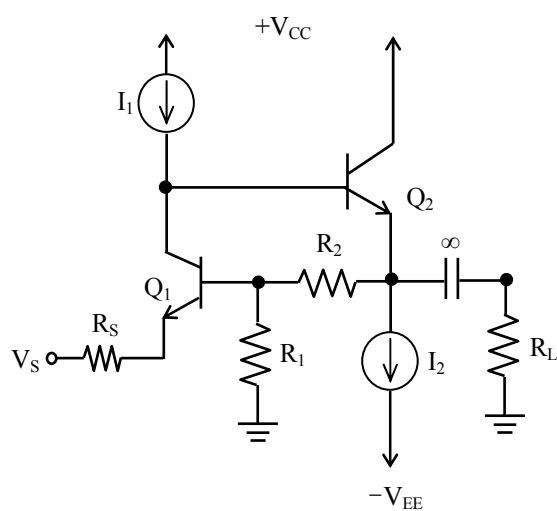
(二)試問經由施加負回授，使那個電路成為電壓放大器？電流放大器？轉導 (transconductance) 放大器？轉阻 (transresistance) 放大器？(8 分)



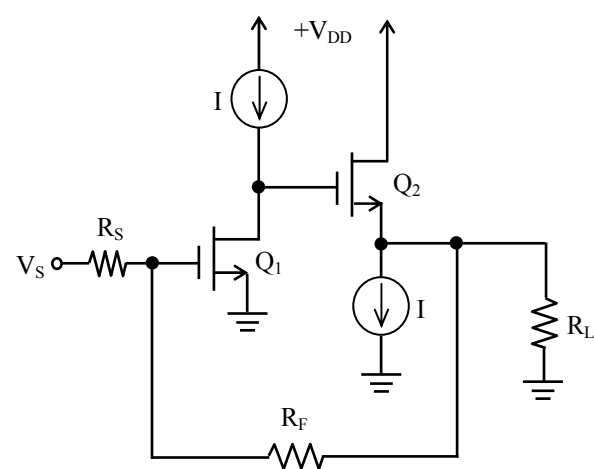
圖五-1



圖五-2



圖五-3



圖五-4