

101年公務人員特種考試外交領事人員外交行政人員考試、101年公務人員特種考試國際經濟商務人員考試、101年公務人員特種考試法務部調查局調查人員考試、101年公務人員特種考試國家安全局國家安全情報人員考試、101年公務人員特種考試民航人員考試、101年公務人員特種考試經濟部專利商標審查人員考試試題

代號：80440

全一張
(正面)

考試別：專利商標審查人員

等別：三等考試

類科組：資訊工程

科目：數位系統導論

考試時間：2小時

座號：_____

※注意：(一)禁止使用電子計算器。

(二)不必抄題，作答時請將試題題號及答案依照順序寫在試卷上，於本試題上作答者，不予計分。

一、數值基底轉換：

(一)請將下列 10 進位數值轉換為 6 進位數值：(5 分)

$$(10.5)_{10} = ?$$

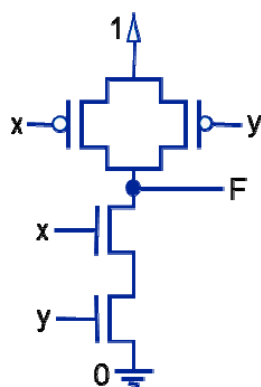
(二)請將下列 4 進位數值轉換為 10 進位數值：(5 分)

$$(32.22)_4 = ?$$

二、圖一是一個基本邏輯閘的電晶體電路。

(一)試求其真值表 (Truth Table)。(5 分)

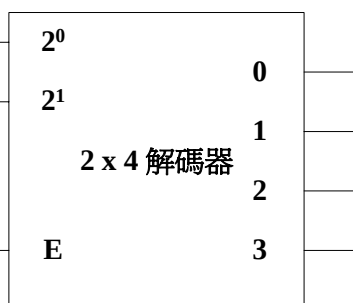
(二)請問其為何種邏輯閘？(5 分)



圖一

三、圖二是一個含致能腳的 2 對 4 解碼器 (Decoder) 及其真值表，請繪出以兩個這種解碼器再配合一個反閘、兩個及閘，所組合而成的含致能腳的 3 對 8 解碼器。(10 分)

E	2 ¹	2 ⁰	3	2	1	0
0	X	X	0	0	0	0
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0



圖二

(請接背面)

101年公務人員特種考試外交領事人員外交行政人員考試、101年公務人員特種考試國際經濟商務人員考試、101年公務人員特種考試法務部調查局調查人員考試、101年公務人員特種考試國家安全局國家安全情報人員考試、101年公務人員特種考試民航人員考試、101年公務人員特種考試經濟部專利商標審查人員考試試題

代號：80440

全一張
(背面)

考試別：專利商標審查人員

等別：三等考試

類科組：資訊工程

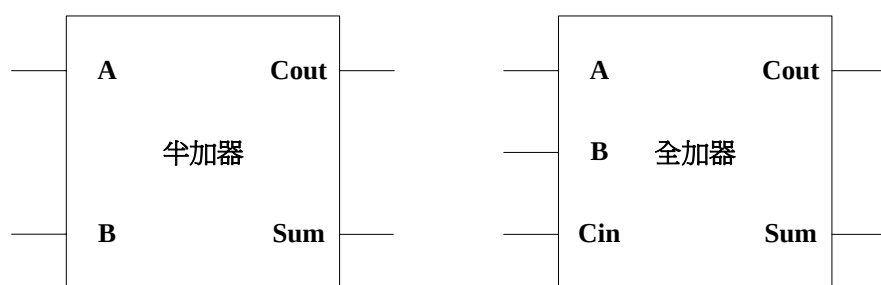
科目：數位系統導論

四、一位元的半加器 (Half Adder) 及全加器 (Full Adder) 的符號如圖三所示。

(一)請列出半加器的真值表及 Cout 和 Sum 的布林方程式 (Boolean Equation)。(5 分)

(二)請列出全加器的真值表及 Cout 和 Sum 的布林方程式。(5 分)

(三)請用兩個半加器和必要的邏輯閘組合成一個一位元的全加器。(5 分)



圖三

五、請以 T 型正反器和相關的邏輯閘，設計出 JK 正反器的等效電路。(15 分)

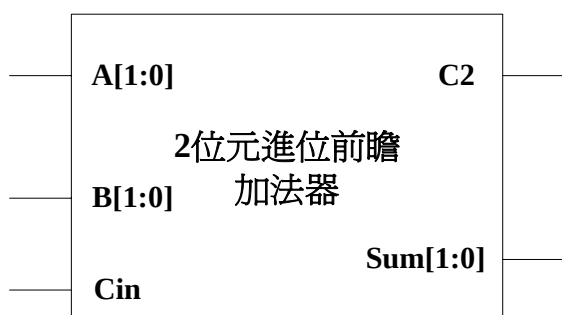
六、請以 D 型正反器設計一同步計數器，其循環序列為“0，1，2，2，2”。(提示：可先設計一計數值不重複的計數器，再輸出到一數值轉換器，轉換成所要求的序列。)(20 分)

七、如圖四，請回答下列有關進位前瞻加法器 (Carry-Lookahead Adder) 的問題：

(一)請寫出產生 (Generate) 項 G，和傳遞 (Propagate) 項 P 與輸入 A、B 的關係。(4 分)

(二)寫出 2 位元進位前瞻加法器的進位輸出 C1 及 C2 和 P、G、Cin 之間的關係。(6 分)

(三)請繪出一個 2 位元進位前瞻加法器的內部電路。(10 分)



圖四