

等 別：五等考試
類 科：電子工程
科 目：電子學大意
考試時間：1 小時

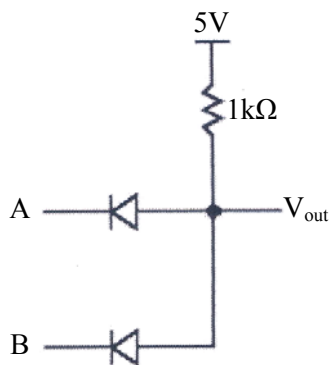
座號：_____

※注意：(一)本試題為單一選擇題，請選出一個正確或最適當的答案，複選作答者，該題不予計分。

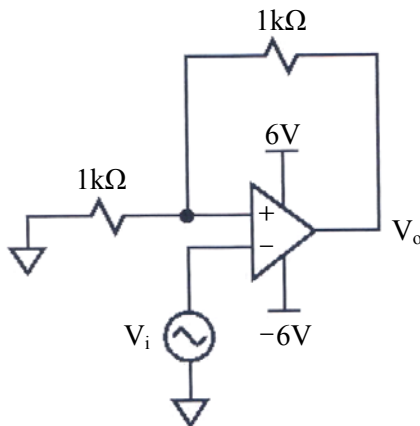
(二)本科目共 40 題，每題 2.5 分，須用 2B 鉛筆在試卡上依題號清楚劃記，於本試題上作答者，不予計分。

(三)可以使用電子計算器。

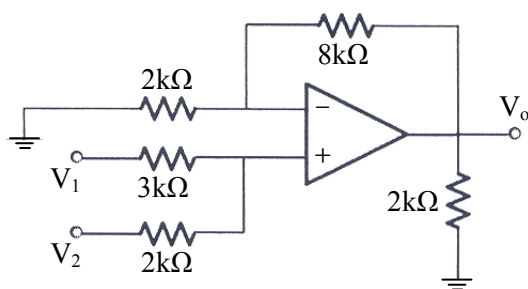
- 1 若 P-N 接面二極體之導通電壓為 0.7 V ，且導通電阻值為 $0\ \Omega$ 。關於以下電路之敘述，何者正確？



- (A) 若 A, B 點電壓皆為 5 V ，則電阻電流為 0.7 mA
 (B) 若 A 點電壓為 5 V ，B 點電壓為 4 V ，則電阻電流為 $0.3\ \mu\text{A}$
 (C) 若 A, B 點為邏輯準位輸入，其布林函數為 $V_{out} = A + B$
 (D) 若 A 點電壓為 5 V ，B 點電壓為 0.3 V ，則電阻電流為 4 mA
- 2 分析圖中之電路，若運算放大器為理想，且 $V_i = 4\text{ V}$ ，則輸出電壓 V_o 約為何？



- 3 圖中理想運算放大器電路的輸出電壓 V_o 為何？



- (A) $3V_1 + 2V_2$
 (B) $2V_1 + 3V_2$
 (C) $6V_1 + 4V_2$
 (D) $4V_1 + 6V_2$

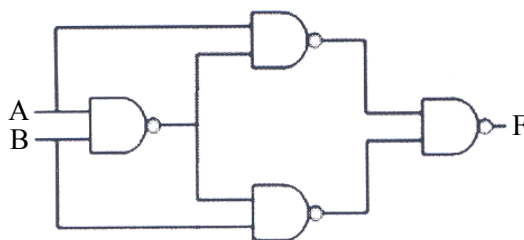
4 下圖數位邏輯電路，輸出 F 為何？

(A) $F = \overline{A}\overline{B} + \overline{A}B$

(B) $F = \overline{A}\overline{B} + AB$

(C) $F = \overline{A}B + \overline{A}\overline{B}$

(D) $F = \overline{A}B + AB$



5 下圖的符號為何？



(A) 加強型 (enhancement) NMOSFET

(B) 空乏型 (depletion) NMOSFET

(C) 加強型 (enhancement) PMOSFET

(D) 空乏型 (depletion) PMOSFET

6 一匹配的 CMOS 反相器， $k_n = 800 \mu\text{A}/\text{V}^2$ ，輸出總電容為 200 fF，當操作電源為 5 V 時，高準位至低準位的傳播延遲時間 (propagation delay) 為何？ ($f = 10^{-15}$)

(A) 20 ps

(B) 40 ps

(C) 80 ps

(D) 100 ps

7 某 $0.25 \mu\text{m}$ 製程中，MOSFET 元件通道長度均為 $L = 0.25 \mu\text{m}$ ，假設電子對電洞的遷移率比 $\mu_n/\mu_p = 3$ ，要使 CMOS 反相器具有對稱的轉移特性，通道的寬度比 W_n/W_p 應為多少？

(A) 3

(B) 1/3

(C) 9

(D) 1/9

8 下列有關發光二極體 (LED) 特性的敘述，何者錯誤？

(A) 發光是操作在順向偏壓

(B) 是少數載子彼此在空乏區內復合發出光線

(C) 一般 LED 可由 GaAs, GaAsP, AlGaAsP, GaN 材料所製

(D) 也是新一代的照明裝置

9 有關積體電路設計的趨勢，下列敘述何者錯誤？

(A) 使用大電容以消除雜訊

(B) 避免使用大電阻

(C) 降低零件的尺寸大小

(D) 低電壓電源

10 在負 (n) 型半導體材料中，主要的電流傳導載子是：

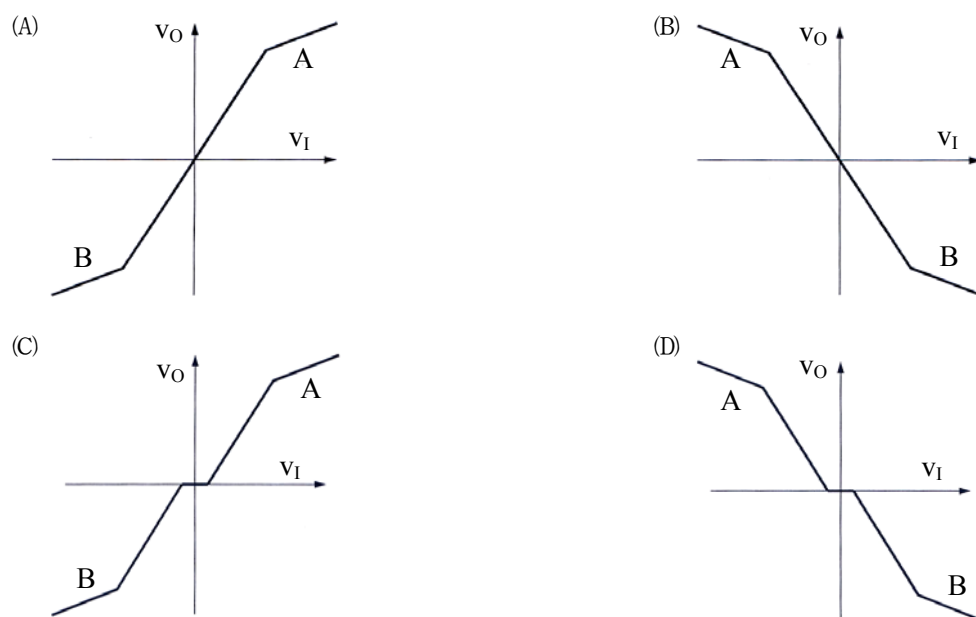
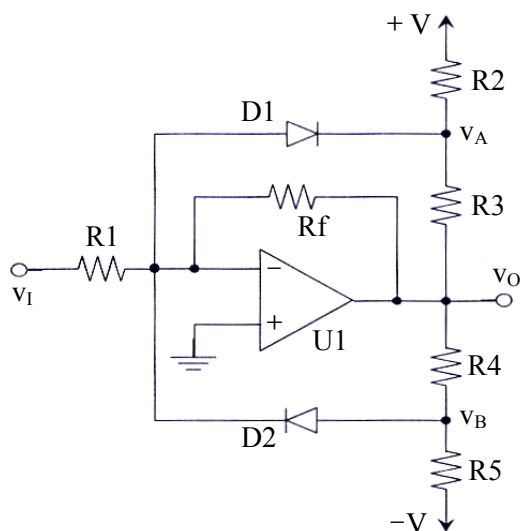
(A) 離子

(B) 電子

(C) 電洞

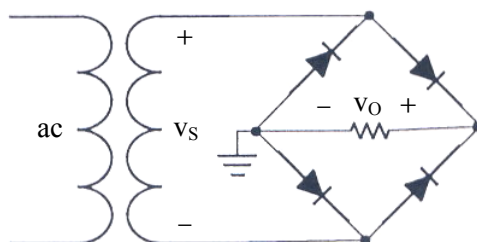
(D) 原子

- 11 如圖振幅限制器（Limiter）電路，U1 為理想運算放大器，假設二極體導通電壓 $V_{D0} = 0.7 \text{ V}$ 。已知 $V = 15 \text{ V}$ 、 $R1 = 40 \text{ k}\Omega$ 、 $R_f = 60 \text{ k}\Omega$ 、 $R2 = 9 \text{ k}\Omega$ 、 $R3 = 3 \text{ k}\Omega$ 、 $R4 = 3 \text{ k}\Omega$ 、 $R5 = 9 \text{ k}\Omega$ 。對於輸出與輸入電壓之間的轉移特性，下列曲線何者較正確？



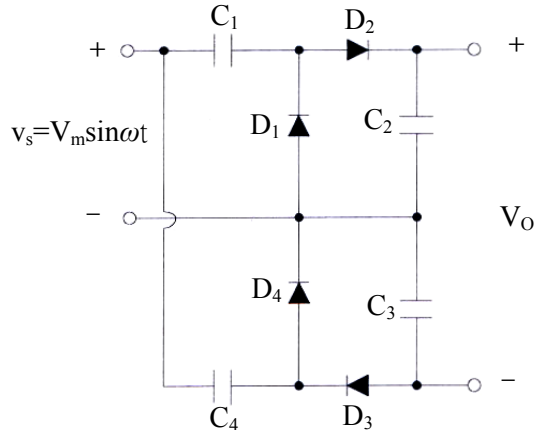
- 12 圖示整流電路，若交流電 v_s 之有效值電壓為 $10 \text{ V}_{\text{rms}}$ ，二極體導通時的壓降 V_D 為 0.7 V ，則 v_o 的電壓平均值約為若干？

- (A) 6 V
(B) 8 V
(C) 10 V
(D) 16 V



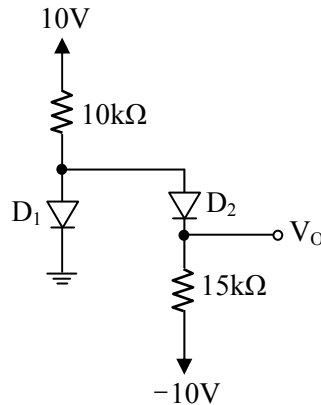
13 如圖所示之電路，設二極體皆為理想，則有關此電路之敘述，下列何者正確？

- (A) C_2 的耐壓為 V_m
- (B) C_4 的耐壓為 $2V_m$
- (C) D_4 的峰值反向電壓為 $2V_m$
- (D) 此電路為半波四倍壓電路



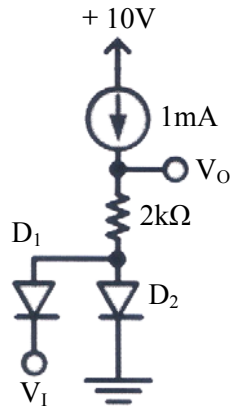
14 如圖的二極體電路，二極體 D_1 、 D_2 具有相同之特性。輸出電壓 V_o 的值為：

- (A) -10 V
- (B) 0 V
- (C) 2 V
- (D) 10 V



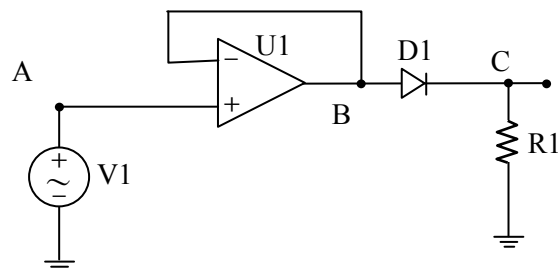
15 如圖電路中， D_1 與 D_2 均為理想二極體。當 $V_1 = -5\text{ V}$ 時， V_o 的值為：

- (A) -5 V
- (B) -3 V
- (C) $+2\text{ V}$
- (D) $+10\text{ V}$



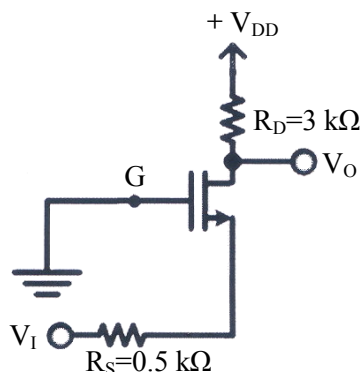
16 有一放大器電路如下圖所示，放大器 U_1 為理想運算放大器。二極體 D_1 順向電壓 $V_{D0} = 0.7\text{ V}$ 。若電阻 $R_1 = 1\text{ k}\Omega$ ，交流電源 $V_1 = -5\text{ V}$ ，試問節點 B 的電壓 V_B 應落在下列何範圍內？

- (A) $V_B \geq -4.0\text{ V}$
- (B) $-4.0\text{ V} > V_B \geq -4.5\text{ V}$
- (C) $-4.5\text{ V} > V_B \geq -5\text{ V}$
- (D) $-5.0\text{ V} > V_B$



- 17 二極體崩潰時會產生大的逆向電流，其主要原因有：
- (A) 霍爾效應（Hall Effect）與通道長度調變效應（Channel Length Modulation Effect）
(B) 本體效應（Body Effect）與爾利效應（Early Effect）
(C) 齊納效應（Zener Effect）與雪崩效應（Avalanche Effect）
(D) 米勒效應（Miller Effect）與溫度效應（Temperature Effect）
- 18 如圖所示為一共閘（CG）放大器（偏壓電路未繪示），電晶體之 $r_o \rightarrow \infty$ ， $g_m = 1 \text{ mA/V}$ 。若 $R_S = 0.5 \text{ k}\Omega$ ， $R_D = 3 \text{ k}\Omega$ ，則此放大器之電壓增益 V_o/V_i 為何？

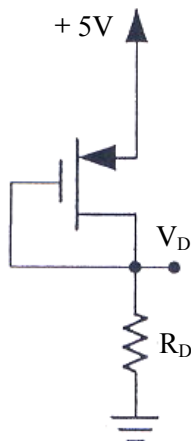
- (A) 2 V/V
(B) 3 V/V
(C) 6 V/V
(D) ∞



- 19 在 MOS 電晶體的小訊號模型中，輸出電阻 r_o 與汲極電流 I_D 的關係為：
- (A) $r_o \propto I_D$ (B) $r_o \propto \frac{1}{I_D}$ (C) $r_o \propto \frac{1}{\sqrt{I_D}}$ (D) r_o 與 I_D 無關
- 20 在共射極放大器中，因為那一項等效或實際的電路元件之存在，使得放大器不能被視為理想的單向放大器（Unilateral amplifier）？
- (A) 射極電阻 (B) 信號輸入端的耦合電容（Coupling Capacitor）
(C) 集極和射極間的輸出電阻（ r_o ） (D) 基極和集極間的空乏區電容（ C_{BC} ）
- 21 在共射（CE）、共基（CB）、共集（CC）、疊接（Cascade）放大器組態中，具有最大輸出電阻的是：
- (A) 共射放大器 (B) 共基放大器 (C) 共集放大器 (D) 疊接放大器
- 22 有一 MOSFET 其臨界電壓為 V_t ，爾利（Early）電壓為 V_A ，當正好工作於三極體區（Triode Region）與飽和區（Saturation Region）之交界時，下列何者正確：
- (A) $V_{GS} = V_t$ (B) $V_{GD} = V_t$ (C) $V_{DS} = V_{GS} + V_t$ (D) $V_{DS} = V_{GS} - V_A$
- 23 當一 MOS 電晶體操作於飽和模式（saturation-mode）時，其汲極電流 I_D 與電晶體之過驅電壓（overdrive voltage） V_{ov} 的關係為：
- (A) I_D 正比於 $1/V_{ov}$ (B) I_D 與 V_{ov} 無關 (C) I_D 正比於 V_{ov} (D) I_D 正比於 V_{ov}^2
- 24 若 MOSFET 電晶體操作於飽和區，下列敘述何者錯誤？
- (A) 相同過驅電壓（overdrive voltage）條件下，其轉導值（transconductance）與寬長比（ W/L ）成正比
(B) 輸出阻抗與導通電流約成反比
(C) 閘極電容與寬長比（ W/L ）成正比
(D) 相同電流條件下，其轉導值（transconductance）與過驅電壓（overdrive voltage）成反比

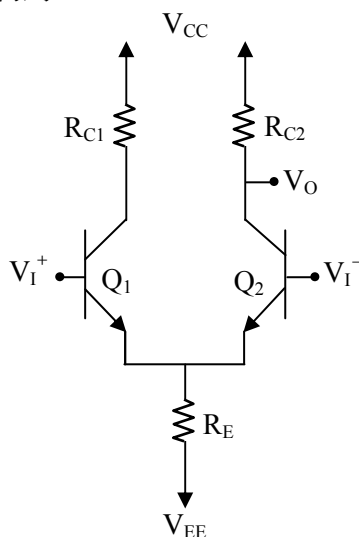
- 25 圖示電路中場效電晶體 FET 之 $V_t = -1\text{ V}$ 、 $\mu_p C_{ox}(W/L) = 0.5\text{ mA/V}^2$ ，若電壓 V_D 為 3 V ，則電阻 R_D 應為若干 $\text{k}\Omega$ ？

- (A) 4
(B) 6
(C) 12
(D) 24



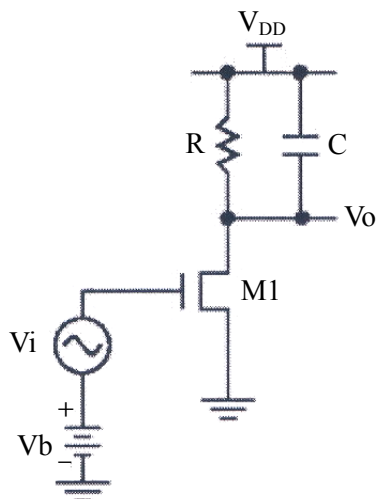
- 26 圖為單端輸出差動放大器（Differential Amplifier）。其中 $R_E = 4.3\text{ k}\Omega$ ， $R_{C1} = R_{C2} = R_E/2$ ， $V_{CC} = -V_{EE} = 5\text{ V}$ ，電晶體的 β 為 100，放大器的輸入共模（Common Mode）電壓為 0 V 。則差動放大器的共模電壓增益（Common Mode Voltage Gain）約為：

- (A) 1.0
(B) 0.5
(C) 0.25
(D) 0.125



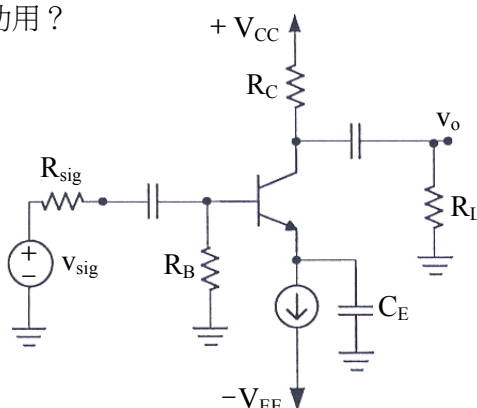
- 27 如圖所示之電路，若 MOSFET 操作在飽和區（Saturation Region），下列何種方式無法提升放大器之單一增益頻寬（Unity Gain Bandwidth）？

- (A) 降低 C 值
(B) 降低 R 值
(C) 選用寬長比（ W/L ）較大之電晶體
(D) 增加 V_b



28 圖示電路中的電容 C_E 有何功用？

- (A) 提升輸入阻抗
(B) 提升電壓增益
(C) 濾去高頻雜訊
(D) 頻率補償



29 一個工作在主動模式（active mode）之 BJT，其爾利電壓（Early Voltage）為 25 V， $I_C = 2.5$ mA，則其輸出電阻 r_o 之值約為：

- (A) 0.1 k Ω (B) 1 k Ω (C) 10 k Ω (D) 100 k Ω

30 放大器在 -3 dB 頻率時，其功率增益為在中頻段功率增益的多少倍？

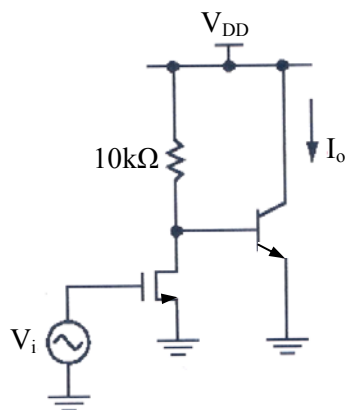
- (A) 1.414 (B) 0.707 (C) 0.636 (D) 0.5

31 下列那一種振盪器之頻率穩定性最高？

- (A) RC 相移振盪器 (B) 韋恩電橋振盪器 (C) 考畢子振盪器 (D) 石英晶體振盪器

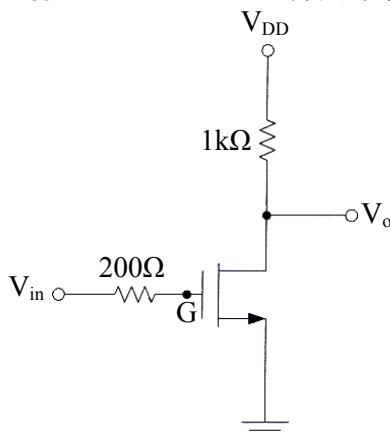
32 分析以下之電路，若 BJT 操作在順向主動區（forward active region）且轉導值 g_m 為 10 mA/V， $\beta = 10$ ，MOSFET 之轉導值 $g_m = 1$ mA/V，忽略元件之輸出阻抗 r_o ，試求整體轉導增益 I_o/V_i ？

- (A) 100/11 mA/V
(B) 1000/11 mA/V
(C) 11 mA/V
(D) 100 mA/V



33 如圖所示之電路，假設電晶體操作在飽和區，忽略電晶體輸出電阻， $I_D = 1$ mA， $C_{GS} = 50$ fF， $C_{GD} = 10$ fF， $C_{DB} = 15$ fF，且 $V_{GS} - V_{TH} = 200$ mV，採用米勒（Miller）趨近法，求位於 V_o 端之極點頻率為何？（ $f = 10^{-15}$ ）

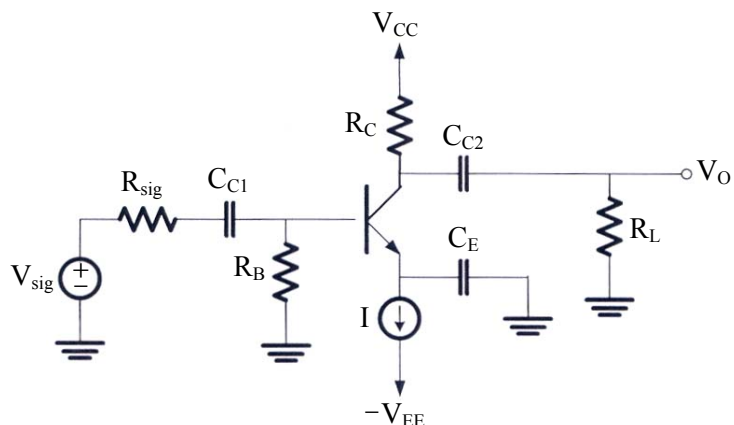
- (A) 2.12 GHz
(B) 4.12 GHz
(C) 6.12 GHz
(D) 8.12 GHz



- 34 差動放大器中的共模斥拒比 CMRR (Common-mode rejection ratio) 愈大，則表示：
- (A) A_d 愈小， A_{cm} 愈大 (B) 該差動放大器愈差
- (C) 愈易消除雜訊 (D) 電流源輸出電阻 R_0 與 CMRR 值無關

- 35 圖中為一共射級架構的放大器電路，考慮其低頻響應，電容 C_E 所造成的極點頻率為何？

- (A) $1/C_E/r_\pi$
- (B) $1/C_E/(r_\pi + (R_B || R_{sig})/(\beta + 1))$
- (C) $1/C_E/r_e$
- (D) $1/C_E \cdot (r_e + (R_B || R_{sig})/(\beta + 1))$

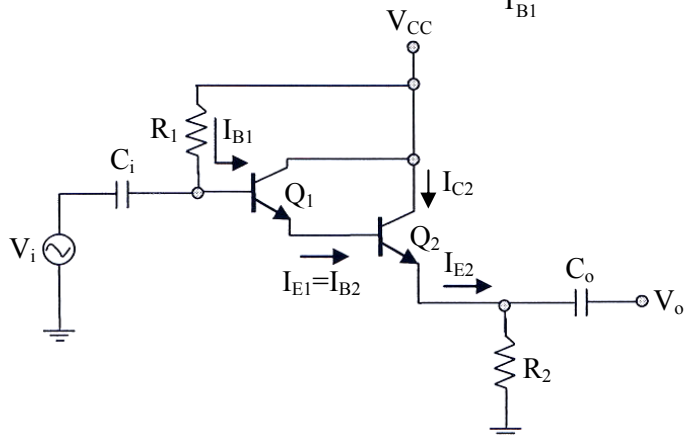


- 36 某 NMOS 場效電晶體電路，電晶體之 $V_t = 1\text{ V}$ 、 $\mu_n C_{ox} (W/L) = 1\text{ mA/V}^2$ 、電容 $C_{gs} = 8\text{ fF}$ 、 $C_{gd} = 2\text{ fF}$ ，且 $I_D = 0.125\text{ mA}$ ，則其單一增益頻率 (unity-gain frequency) 約為若干 rad/s？ ($f = 10^{-15}$)

- (A) 1 G (B) 10 G (C) 50 G (D) 100 G

- 37 如圖所示為達靈頓 (Darlington) 電路，若電晶體 Q_1 與 Q_2 之特性同為 $V_{BE1} = V_{BE2} = 0.7\text{ V}$ ， $\beta_1 = \beta_2 = 50$ ，又 $V_{CC} = 10\text{ V}$ ， $R_1 = 100\text{ k}\Omega$ ， $R_2 = 3\text{ k}\Omega$ 則電流增益值 $A_I = \frac{I_{E2}}{I_{B1}}$ 為何？

- (A) 50
- (B) 51
- (C) 2000
- (D) 2601



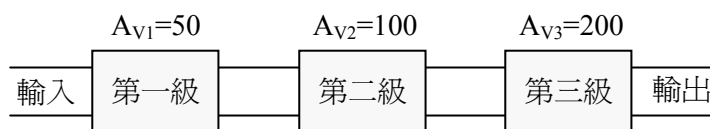
- 38 一內部補償的運算放大器其直流開路增益為 10^6 ，在 1 MHz 時交流開路增益為 60 dB ，其 3 dB 頻率為何？

- (A) 0.1 kHz (B) 1 kHz (C) 10 kHz (D) 100 kHz

- 39 一 BJT 電晶體 $\beta = 100$ 操作在 $I_C = 2\text{ mA}$ ，其電容為 $C_\pi = 8\text{ pF}$ 、 $C_\mu = 2\text{ pF}$ ，求其 3 dB 頻率 ω 。

- (A) $2 \times 10^7\text{ rad/s}$ (B) $4 \times 10^7\text{ rad/s}$ (C) $8 \times 10^7\text{ rad/s}$ (D) $1 \times 10^8\text{ rad/s}$

- 40 某三級串接放大器如下圖所示，若其電壓增益分別為 $A_{V1} = 50$ ， $A_{V2} = 100$ ， $A_{V3} = 200$ ，試求總電壓增益為多少 dB？



- (A) 80 dB (B) 100 dB (C) 120 dB (D) 150 dB